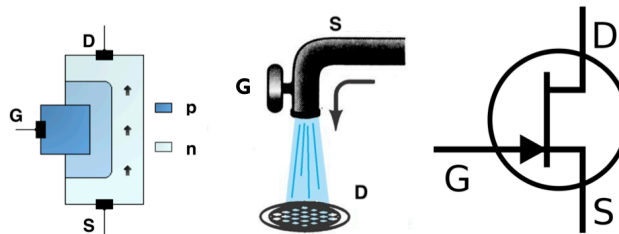


Papír tranzisztor (10 pont)

A modern elektronikai technológia egy egyszerű, de mégis hatékony eszközre épül: a *tranzisztorra*, amely kapcsolóként és erősítőként használható. A kapcsoló mód használható a digitális információ tárolására és feldolgozására.

A következőkben kétféle tervezérelt tranzisztort (Field Effect Transistors, FET) tanulmányozunk: JFET (Junction Field Effect Transistor) és TFT (vékonyréteg tranzisztor, Thin Film Transistor).

Röviden elmagyarázzuk, hogy működik egy FET. A FET egy nemlineáris, 3 kivezetésű eszköz (a kivezetések neve gate (kapu): G; source (forrás): S; és drain (nyelő): D), amely a gate-re kapcsolt feszültséggel kontrolálja a source és a drain közötti elektromos áramot. Egy egyszerű, tökéletlen analógia szerint a FET hasonlóan működik, mint egy vízcsap, ahol a csap a gate-hez hasonlóan a víz áramlását szabályozza.



1 ábra: Egy n-csatornás JFET (balra), hidraulikus analógiája (középen) és áramköri jele (jobbra). A nyilak a JFET rajzán a source (S) és a drain (D) között, a keskeny n-csatornán át folyó elektromos áramot jelölik. A csatorna szélességet a gate (G) és a source (S) közötti feszültség szabályozza.

A junction-FET (JFET) működése két különböző típusú félvezető - mint pl. a p- és n-típusú adalékolt szilícium - közti átmenet (junction) tulajdonságain alapul, ahogy a neve is mutatja. A JFET-ben van egy keskeny csatorna, amin keresztül az áram a source és a drain között folyik, és ez egy n-csatornás FET, ha a csatorna n-típusú félvezetőből készül. Ennek a csatornának a szélessége pontosan szabályozható a gate és a source közötti $V_{GS} = V_G - V_S$ **negatív** feszültséggel. Rögzített V_{GS} , esetében a source és a drain között folyó áram nemlineárisan függ a drain és a source, közötti $V_{DS} = V_D - V_S$ feszültségtől. Kis V_{DS} feszültség esetén azonban az áram lineárisan függ a feszültségtől, és így a JFET ohmikus viselkedést mutat. A $R_{DS} = V_{DS}/I_{DS}$ kimeneti ellenállás (output resistance) azonban erősen függ az alkalmazott V_{GS} feszültségtől, jól közelítve a következő összefüggést:

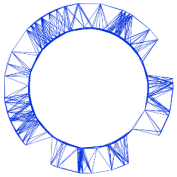
$$R_{DS} = \frac{R_{DS}^0}{1 - V_{GS}/V_P}, \quad (1)$$

ahol R_{DS}^0 a kimeneti ellenállás $V_{GS} = 0$ esetében, és $V_P < 0$ a JFET *pinch-off voltage*-nak (lezárási feszültségnek) nevezett paramétere. Nyilvánvaló, hogy ezen a feszültségen a FET megakadályozza az áram folyását.

Minden rögzített $V_{GS} > V_P$ feszültség esetében a source és a drain közötti áram kezdetben lineárisan változik, ha V_{DS} -t növeljük, aztán egy bizonyos ponton telítődik (szaturálódik) egy majdnem állandó értékben. Legyen I_{DSS} a szaturációs áram, amikor $V_{GS} = 0$. A szaturációs tartományban (nagy V_{DS} esetében) a szaturációs áram a következőképp függ a V_{GS} feszültségtől:

$$I_{DS} = I_{DSS} (1 - V_{GS}/V_P)^2. \quad (2)$$

Experiment



IPHO 2018
Lisbon, Portugal

Q1-2

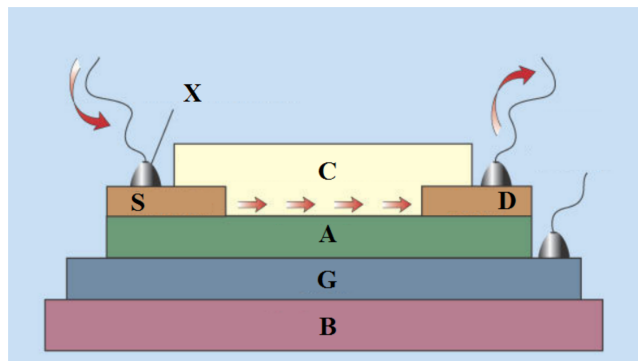
HungaryHUN (Hungary)

Hangsúlyoznunk kell a JFET két nagyon fontos tulajdonságát. Bár a feszültségvezérelt kimeneti ellenállása nagyon alacsony lehet, a bemeneti ellenállása ($R_{GS} = V_{GS}/I_{GS}$) extrém nagy, tipikusan nagyobb, mint $10^9 \Omega$, így ez az eszköz nagyon kis bemenő áramot vesz fel. Tehát egy kis JFET kapacitása elég alacsony ahhoz, hogy egy nagyon gyors eszközt készítsünk, amely a MHz-es tartományon túl képes "nyitni és zárni".

Most annak a leírásával folytatjuk, hogy működik egy másik fajta FET, a TFT.

Mint minden más FET, a TFT lehetővé teszi két kontaktus, a drain és a source közötti áram szabályozását egy harmadik kontaktusra, a gate-re kapcsolt feszültséggel.

A gate elektróda egy szigetelővel fizikailag el van választva a félvezető rétegtől, ami lehetővé teszi egy függőleges elektromos tér létrejöttét, amely szabályozza a szabad töltéshordozók számát a félvezetőben (téreffektus). A szigetelő réteg helyettesíthető egy elektrolitos membránnal, például papírral, amiben mozgásra képes ionok találhatóak (lásd 2. ábra), és ebben az esetben a gate-re kapcsolt feszültség eltolja az ellentétes töltésű ionokat a félvezető felé, létrehozva egy töltött ionos réteget, amely módosítja a szabad töltéshordozók sűrűségét a félvezetőben (Electrolyte Gated Transistors - EGTs). A lisszaboni Universidade Nova kutatói úttörők voltak 2008-ban egy ilyen "papír tranzisztor" létrehozásában, és a világ vezető kutatói ezen a téren.



2. ábra: A feladatban használt papír vékonyréteg tranzisztor (TFT) vázlata. S - source; D - drain; G - gate; A - papír (szigetelő); B - hordozó; C - félvezető réteg (gallium-indium-cink oxid (GIZO)); X - fém kontaktus. A nyilak az áram konvencionális irányát jelölik.

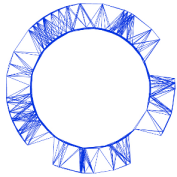
A JFET-ekhez hasonlóan a TFT tranzisztorok is két alapvető módban képesek működni, a lineáris és a szaturációs módban. A JFET-tel szemben a TFT belső kapacitása egy fontos paraméter az eszköz működésében.

Ebben a mérési feladatban azt fogod tanulmányozni, hogy működik egy n-csatornás JFET és egy papír TFT.

Két fontos karakterisztikáját (Characteristic Curves, CCs) fogod meghatározni ennek az eszköznek az S és D közötti I_{DS} áram mérésével G-re és D-re kapcsolt különböző V_{GS} és V_{DS} feszültségek esetében.

A két legfontosabb CC a kimeneti és a transzfer karakterisztika:

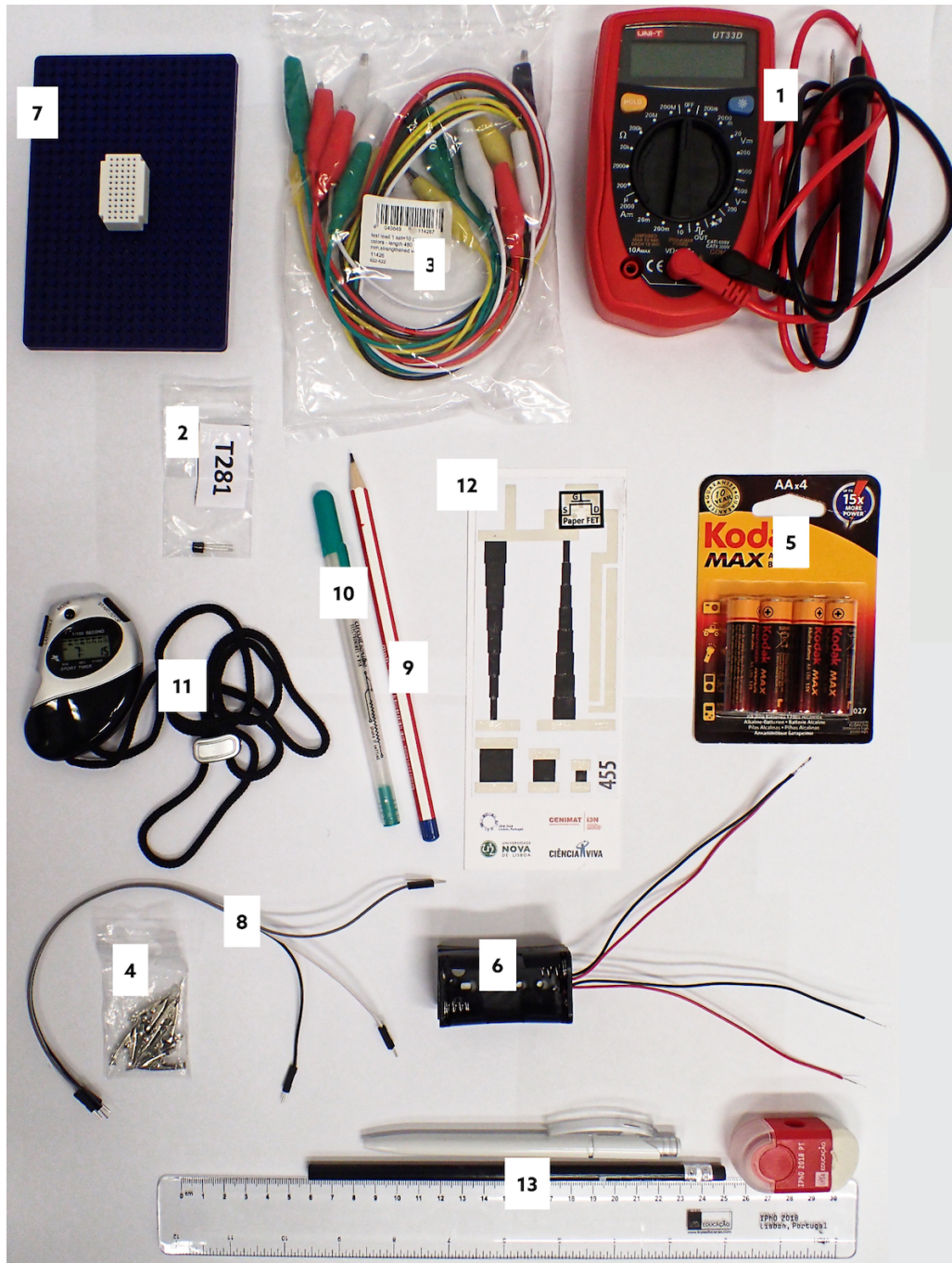
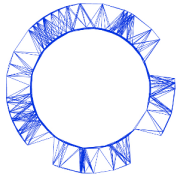
- **Kimeneti karakterisztika (Output Curve):** Ehhez a görbéhez a source és a drain közötti I_{DS} áramot fogod mérni és ábrázolni a source és a drain közötti V_{DS} feszültség függvényében, miközben V_{DS} 0 V-tól +3 V-ig változik lépésenként, és V_{GS} állandó.
- **Transzfer karakterisztika (Transfer Curve):** Ehhez a görbéhez I_{DS} -t méred és ábrázolod V_{GS} függvényében. V_{DS} -t állandó értéken fogod tartani úgy, hogy a tranzisztor **szaturációs módban** működjön, és V_{GS} -3 és 0 V között változzon.



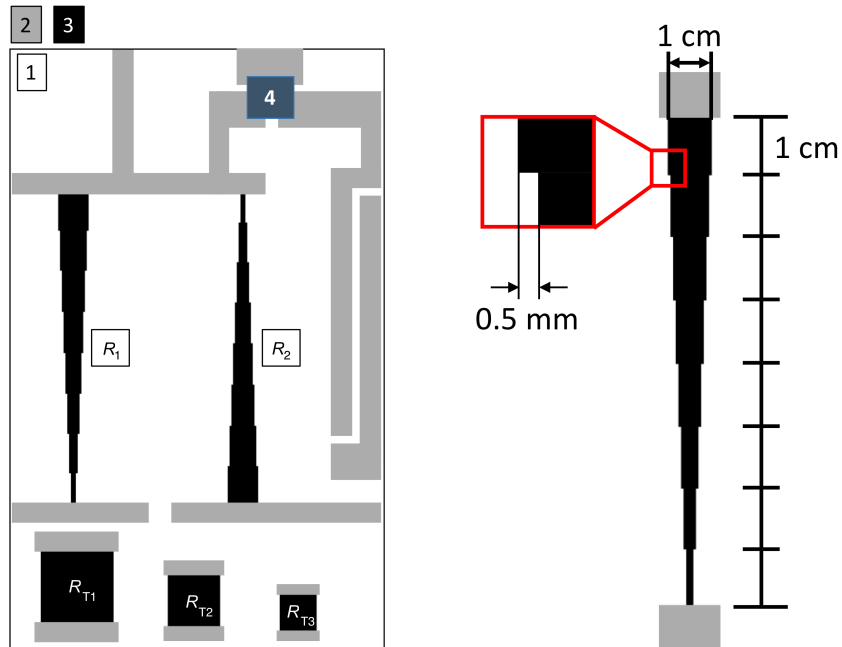
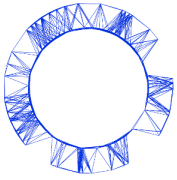
Eszközök

A következő eszközök (3. ábra) állnak rendelkezésre a feladat megoldásához:

1. multiméter
2. JFET tranzisztor (egy felcímkézett műanyag tasakban)
3. vezetékek (10) krokodilcsipesszel
4. lapos krokodilcsipesz (4, egy műanyag tasakban)
5. elemek (4×1.5 V)
6. elemtartó
7. mini-szerelőlap tartóval
8. röpszinórok (3) a mini-szerelőlap kivezetéséhez
9. HB ceruza
10. ezüst vezető tintás toll áramkör készítéshez (Circuit Scribe)
11. stopper
12. papírlap nyomtatott áramkörrel és egy beágyazott TFT-vel, amely papírt használ szigetelő réteggént (4. ábra)
13. zacskó íróeszközökkel (1 toll, 1 ceruza, 1 radír/hegyszó, 1 vonalzó)



3. ábra: Rendelkezésre álló eszközök

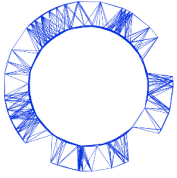


4. ábra: Bal oldalon: Az eszközök közt felsorolt papírlap nyomtatott áramkörrel: papír (1), ezüst vezető csíkok (2), szén ellenállás csíkok (3), papír tranzisztor (4), feszültségosztó ellenállások (R_1 és R_2). Jobb oldalon: A feszültségosztó ellenállások méretei (a 0,5 mm-es lépés minden szegmensnél ugyanakkora).

Fontos figyelmeztetés:

Ne hajtsd össze a nyomtatott áramkört és a beágyazott tranzisztort hordozó papírlapot, mert az tönkretelheti az eszközöket. Próbáld amennyire lehet egy síkban tartani a mérés során, hogy a lehető legjobb eredményeket kapjad.

A mérésekhez vedd figyelembe a következő **fontos figyelmeztetéseket**:



- A multimétert mindig **DC módban** használd.
- A multiméter nem változtatja automatikusan a méréshatárokat, és neked kell kiválasztani a méréshez legmegfelelőbb méréshatárokat. Túlcserülés (overflow) esetében a kijelző "1"-et vagy "-1"-et mutat (balra igazítva a kijelzőn), az érték előjelének megfelelően, és ekkor méréshatárt kell váltanod.
- A kisáramú méréshatárokat egy 315 mA-es biztosíték védi. **Mindenképp kerüld el a rövidzárat** az elem és a multiméter között, mert a nagy áram kiolvasztaná a biztosítékot!
- A multiméter belső ellenállása voltmérő módban $10\text{ M}\Omega$.
- Ampermérő módban a műszer belső ellenállása a méréshatártól függ, a táblázatban megadott módon:

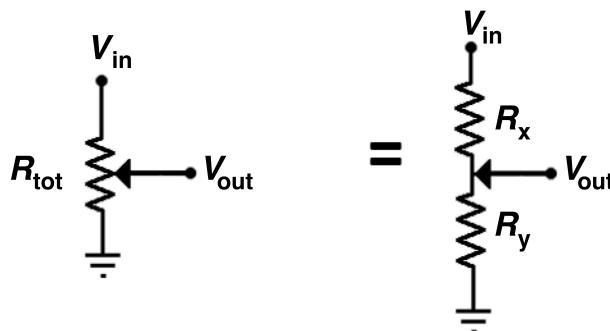
méréshatár	R_{int}/Ω
200 mA	1,0
20 mA	10
2 mA	100

1. táblázat: A multiméter belső ellenállása ampermérőként használva.

Tehát ha a multiméter DC ampermérőként működik, akkor a csatlakozói között 200 mV a feszültség a méréshatár maximumánál mindhárom DC méréshatárban.

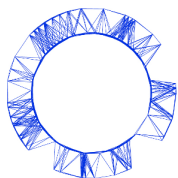
Part A. Áramkör méretezés (2.5 pont)

A megfelelő V_{DS} és V_{GS} feszültségek előállításához a papírra nyomtatott szén ellenállásokat (R_1 és R_2 a 4. ábrán) és feszültségosztó áramkört fogsz használni. R_1 és R_2 a feszültségosztó áramkörök teljes ellenállása (R_{tot}). Ha egy állandó feszültséget (most kb. 3 V-ot az elemekből) kapsz például az R_1 ellenállásra, akkor az ellenállás mentén feszültségcsökkenés lesz 3 V-tól (V_{in} , az elem pozitív sarka) a földig (0 V; a két elemcsoomag közös kivezetését tekintjük földnek). R_{tot} lényegében felosztható két ellenállásra (R_x és R_y), hogy előállítsuk a kívánt V_{out} feszültséget (5. ábra).



5. ábra: Feszültségosztó áramkör.

Experiment



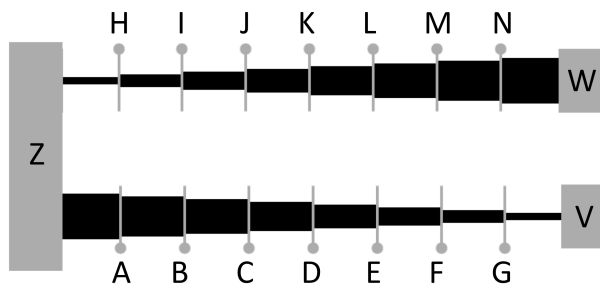
IPHO 2018
Lisbon, Portugal

Q1-7

HungaryHUN (Hungary)

A.1	Írd le a V_{out} kimenő feszültséget V_{in} valamint az R_x és R_y ellenállások függvényében!	0.2pt
A.2	Mérd meg az ellenállását a lap alján lévő három teszt ellenállásnak (R_{T1} , R_{T2} és R_{T3}) a multiméterrel! Végezz elegendő mérést az ezüst kontaktus különböző helyein. Írd be az értékeket az Answer Sheetbe. Számítsd ki az átlagot és határozd meg a hibát mindhárom teszt ellenállás esetében.	0.5pt
A.3	Mutasd meg, hogy egy ρ fajlagos ellenállású, négyzet alakú vékonyréteg ellenállása független a négyzet élének hosszától! A méretfüggetlen ellenállást négyzetes ellenállásnak (<i>sheet resistance</i>) hívják és R_{\square} -vel jelölik.	0.3pt
A.4	Számítsd ki a szén réteg négyzetes ellenállásának átlagos értékét az A.2 adataiból, és határozd meg a szénréteg ρ fajlagos ellenállását hibájával együtt (feltételezd, hogy a szénréteg t vastagsága $20 \pm 1 \mu\text{m}$)!	0.4pt
A.5	Mutasd meg, hogy az R_1 és R_2 ellenállások elméleti értéke $R_1 = R_2 = \kappa R_{\square}$, $\kappa \sim 14.2897$! Mérd meg R_1 -et és R_2 -t, és írd be az értékeket az Answer Sheetbe. Határozd meg κ kísérleti értékét, és hasonlítsd össze az elméleti értékkel.	0.5pt

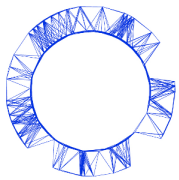
A rendelkezésre álló ezüst vezető tintás tollal rajzolj 7 egymástól egyforma távolságra lévő vezető vonalat mindkét ellenállásra (például ahogy a 6. ábrán látható)! Ezek a vonalak érintkezési pontként fognak szolgálni a feszültségosztóhoz.



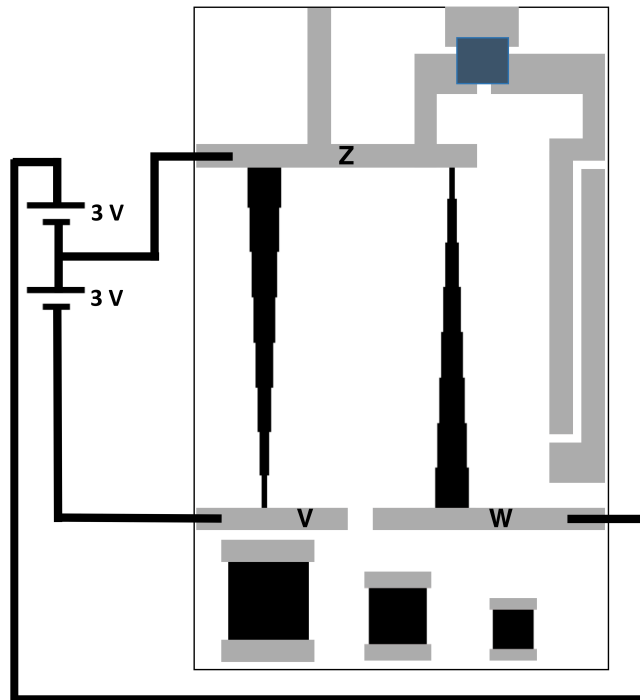
6. ábra: Vonalrajzolsi és -elnevezési példa az érintkezési pontokhoz

A.6	Mérd meg az R_x és R_y ellenállásokat minden kontaktus esetében! R_x a kontaktus és a V pont (1-es ellenállás) vagy a W pont (2-es ellenállás) közötti ellenállás, R_y pedig a kontaktus és a Z pont közötti ellenállás. Töltsd ki az Answer Sheet táblázatát.	0.3pt
------------	--	-------

Helyezd be a 4 AA elemet az elemtartóba! Kérlek, figyelj nagyon a helyes polaritásra, és semmiképp ne csinálj rövidzárat! Ezután csatlakoztasd az elemeket a 7. ábrán megadott módon. Figyelj, hogy ne tedd



tönkre az ezüstcsíkot a krokodilcsipesszel.



7. ábra: Az elemek csatlakoztatása

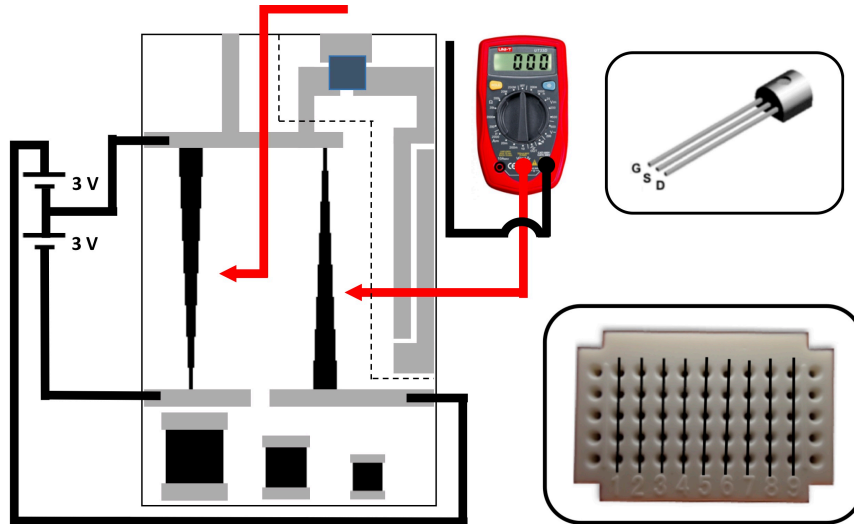
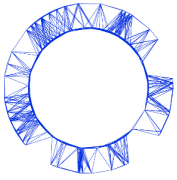
A.7 Mérd meg V_{out} értékét minden kontaktusnál a Z ponthoz viszonyítva, és az értékeket írd be az Answer Sheet táblázatába! 0.3pt

Ezzel befejeződött az áramkör méretezése, és elkezdheted a JFET tranzisztor karakterisztikáinak felvételét.

Part B. Egy kereskedelmi JFET tranzisztor karakterisztikái (4,5 pont)

Annak érdekében, hogy jellemezzük a JFET tranzisztort, a 8. ábrán látható összeállítást fogod használni. Kezd azzal, hogy beazonosítod a három kontaktust (S, D és G) a kiadott JFET tranzisztoron - **figyelj a helyes beazonosításra, mert az eszköz nem szimmetrikus!** Használd a mini-szerelőlapot és a vékony rögzítőrokat a JFET csatlakoztatásához.

Csatlakoztasd a gate-et és a source-t a földhöz (Z pont az áramkörön, 0 V-on). A feladatnak ebben a részében a JFET source-a mindig a földhöz csatlakoztatva kell legyen.



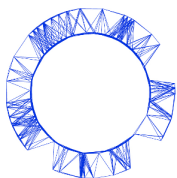
8. ábra: Összeállítás a JFET karakterisztikáinak méréséhez. Az áramkörnek azt a részét, amely a pontozott vonalon belül van, és a TFT-t tartalmazza, nem fogod használni a B részben. A felső kis kép azt mutatja, hogy azonosíthatod a gate-et, a source-ot és a drain-t a JFET-en. Az alsó kis kép azt mutatja, hogy vannak összekötve a mini-szerelőlap lyukacskaí. Minden lyukacska egy számozott oszlopban össze van kötve egymással, de el van szigetelve a többi oszlop lyukacskaíktól. A multiméter ábrázolása csak ilusztráció: a helyes mérési mód és méréshatár megválasztása a te feladatod.

B.1 Kösd a tranzistor gate-jét a földre ($V_{GS} = 0$). Aztán kösd a DC ampermérő módban lévő multiméter egyik kábelét a tranzistor drainjére., és a másik kábellel érintsd meg a legmagasabb feszültségű pontot, ami rendelkezésedre áll a feszültségosztón. Írd be az Answer Sheetbe az I_{DS} áram értékét! 0.2pt

B.2 Mérd meg az I_{DS} áramot a drainre kapcsolt különböző pozitív feszültségek esetén, miközben $V_{GS} = 0$. Aztán módosítsd az áramkört úgy, hogy a tranzistor gate-je és source-a közé negatív feszültséget kapcsolsz ($V_{GS} < 0$), és ismételd meg így is I_{DS} mérését a drain és a source közé kapcsolt pozitív feszültség függvényében. Töltsd ki a mért értékekkel az Answer Sheet táblázatát. 0.8pt

Ha a feszültségosztó egy kis ellenállású terhelésre van kötve (9. ábra), akkor a feszültségosztó által adott V_{out}^L feszültség eltér attól a névleges V_{out} értéktől, amit nagy ellenállás, például a voltmérő esetén kapunk.

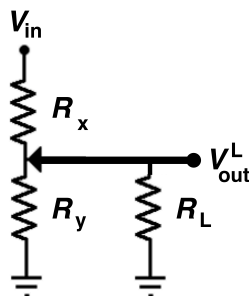
Experiment



IPHO 2018
Lisbon, Portugal

Q1-10

HungaryHUN (Hungary)



9. ábra: Feszültségosztó terheléssel

- B.3** Vizsgáld azt az esetet, hogy a feszültségosztóra egy R_L terhelő ellenállás van kötve. Vezess le egy összefüggést az $f = V_{out}^L/V_{out}$ korrekciós tényezőre R_L , R_x és R_y függvényében! 0.2pt

A JFET tranzisztornak alacsony kimenő ellenállása van, ha $V_{GS} = 0$, ti. $R_{DS}^0 \sim 50 \Omega$. Azonban ez az ellenállás jelentősen megnő, ha a gate-re negatív feszültséget kapcsolunk a source-hoz viszonyítva. $V_{GS} < 0$ esetében a kimenő ellenállás közelítőleg az (1) egyenletben megadott szabályt követi.

- B.4** A megfelelő korrekciós tényező felhasználásával számítsd ki a drain és a source közötti V_{DS} , feszültségeket minden B.2-ben mért pontra. Használd a következő névleges értékeket: $R_{DS}^0 = 50 \Omega$, $V_p = -1.4 V$. 1.2pt

- B.5** Ábrázold a $I_{DS}(V_{DS})$ kimeneti karakterisztikát a JFET tranzisztorra. 0.5pt

- B.6** Tekintsd a tranzisztort, amikor kicsi V_{DS} . Határozd meg a JFET R_{DS} kísérleti értékeit különböző V_{GS} esetén, és ábrázold az adatokat. 0.5pt

- B.7** Ábrázold a transzfer karakterisztikát $V_{DS} \sim +3 V$ esetében! 0.3pt

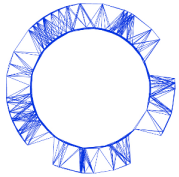
Ha a JFET tranzisztor szaturációs módban van, az I_{DS} áram közelítőleg a (2) egyenlet szerint változik.

- B.8** A mért adatokból határozd meg I_{DSS} értékét és a V_p pinch-off feszültséget. Használtsd össze a kapott értéket V_p nominális értékével. 0.4pt

A JFET tranzisztor fontos paramétere, főleg erősítő módban, az úgynevezett tranzisztor transzkonduktancia, g , amit így definiálunk:

$$g = \frac{\partial I_{DS}}{\partial V_{GS}}. \quad (3)$$

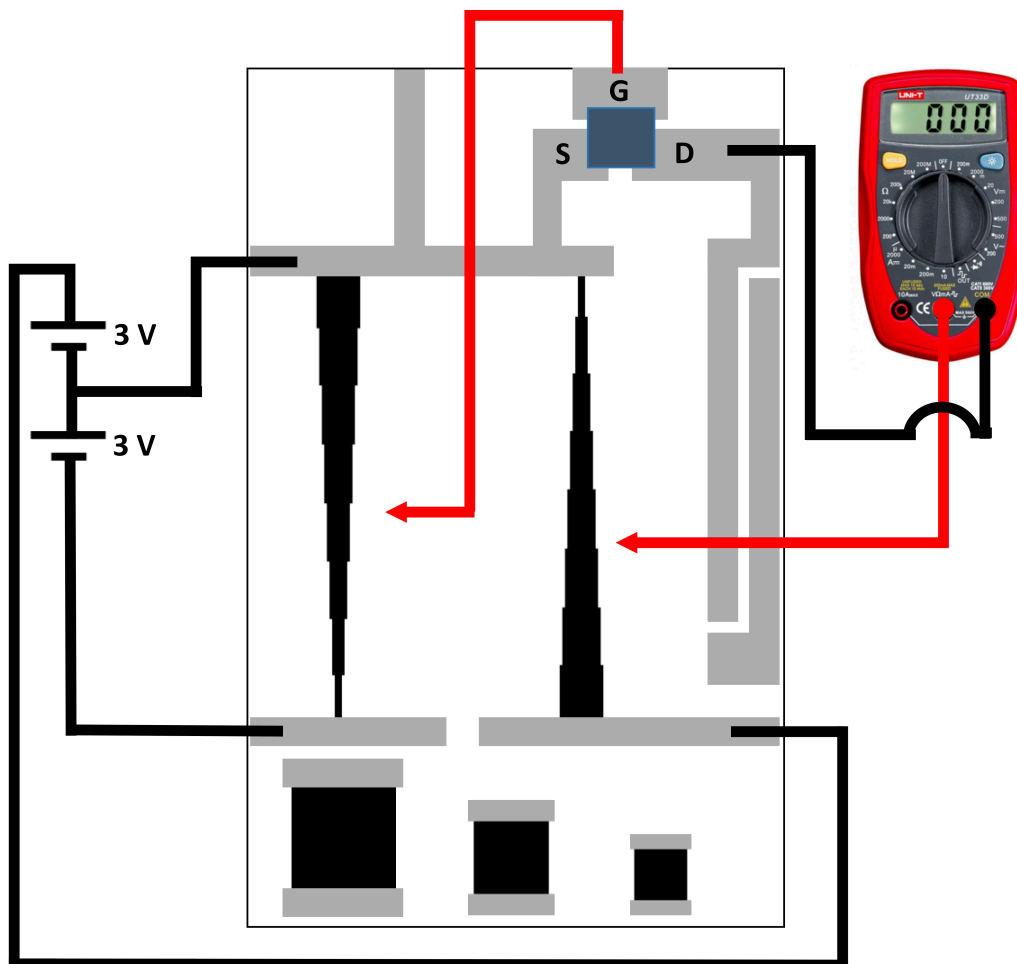
Egy $f(x, y)$ kétváltozós függvényénél a $\frac{\partial f}{\partial x}$ jelölés f x szerinti deriváltját jelenti, ha y állandó.



B.9 Határozd meg a mért transzfer karakterisztikából az eszköz transzkonduktanciáját, ha $V_{GS} = -0.50$ V. Hasonlítsd össze ezt az értéket a (2) modell-egyenletből számolt értékkel. 0.4pt

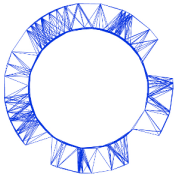
Part C. A papír vékonyréteg tranzisztor (2,0 pont)

Mostantól kösd ki a JFET-et, és minden további mérés és kérdés a papír vékonyréteg tranzisztorra (TFT) fog vonatkozni, amely a papírlap felső sarkában található. A TFT-n a gate, a source és a drain a 10. ábrán van jelölve. Kösd a TFT gate-jét és source-át a földre. A feladatnak ebben a részében a TFT source-a mindig a földhöz, azaz az elemcsomagok közös kivezetéséhez, a 0 V-hoz csatlakoztatva kell legyen, ahogy a 10. ábrán látszik. Kapcsolj a tranzisztorra $V_{DS} > 0$ feszültséget az egyik feszültségosztó áramkörrel (10. ábra). Ellenőrizd, hogy az áram átfolyik az ampermérőn.



10. ábra: Összeállítás a papír TFT méréséhez. A multiméter ábrázolása csak illusztráció: a helyes mérési mód és méréshatár megválasztása a te feladatod.

Experiment



IPHO 2018
Lisbon, Portugal

Q1-12

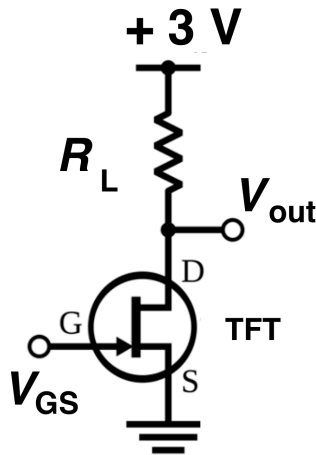
HungaryHUN (Hungary)

C.1 Alkalmazz $V_{DS} = +3.0$ V feszültséget. Zárd le a tranzisztort $V_{GS} = -3.0$ V feszültséggel. Várj 1 percet, hogy a tranzisztor lezárjon. Írd le az Answer Sheetbe az I_{closed} maradék áram értékét. Aztán nyisd ki a tranzisztort $V_{GS} = 0$ feszültséggel, miközben végig $V_{DS} = +3.0$ V. Mérd meg az áramot az idő függvényében, attól kezdve, hogy kinyitod a tranzisztort, legalább 5 percig, és írd be az $I_{DS}(t)$ adatokat az Answer Sheetbe. 0.8pt

C.2 Ábrázold $I_{DS}(t)$ -t. Az időfüggvény két exponenciális folyamat szuperpozíciója, ahol az egyiknek sokkal nagyobb az időállandója (τ_2), mint a másiknak (τ_1). Határozd meg a rövidebb τ_1 időállandót! 1.2pt

Part D. Inverter áramkör (1,0 pont)

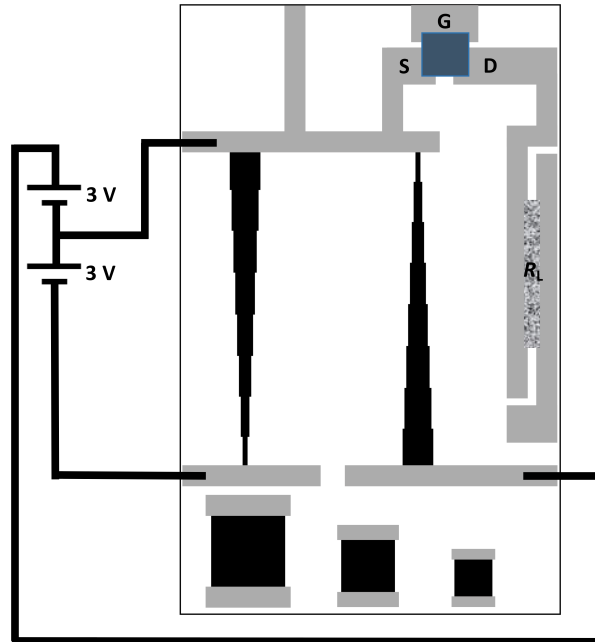
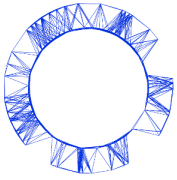
A mikroelektronikai áramkörökben az egyik legfontosabb elem az inverter, amely invertálni tud egy digitális bemenetet. például ha $V_{in} =$ magas, akkor $V_{out} =$ alacsony, és fordítva. A tranzisztor most is az áramkör alapja, és a legegyszerűbb elrendezés a közös source-ú erősítő, amely a 11. ábrán látható, és egy tranzisztorból és egy terhelő ellenállásból (R_L) áll. Ebben az esetben $V_{in} = V_{GS}$, és V_{out} a tranzisztor drain elektródján mérhető feszültség. Most tehát azt vizsgáljuk, mi történik a V_{out} feszültséggel, miközben V_{GS} -3 V-tól 0 V-ig változik.



11. ábra: Közös source-ú erősítő és inverter áramkör

A 11. ábrán látható összeállításban a tranzisztor a papír TFT és az R_L terhelő ellenállást te fogod elkészíteni úgy, hogy a drain kontaktust összekötöd V_{in} -nel egy ceruza csíkkal, ahogy a 12. ábrán látható. Miközben írsz, egy vékony vezető grafitréteget hozol létre a papíron, tehát ha egyre több réteget viszel fel egymásra, egyre kisebb lesz az ellenállása. Miközben rajzolod R_L -t, folyamatosan ellenőrizd az ellenállást. Ahhoz, hogy V_{out} értékét olyan közel vigyed 0 V-hoz, amennyire csak lehet, a terhelő ellenállásnak elég nagyoknak kell lennie. Próbáld meg elérni minél jobban az $R_L = 200$ k Ω célértéket.

Használhatod a ceruzát, hogy csökkentsd, és a radírt, hogy növelj R_L értékét. Érd el, hogy az eltérés a célértéktől kevesebb legyen, mint 10%.



12. ábra: Összeállítás az inverter/közös source-ú erősítőhöz

Használd a kiadott HB ceruzát, és rajzolj kézzel egy $R_L \approx 200 \text{ k}\Omega$ -os szén ellenállást a papír TFT terhelésére, és építsd meg az inverter áramkört (12. ábra).

D.1 Írd be az Answer Sheetbe R_L mért értékét. Állítsd össze az invertert (12. ábra) a rajzolt szén ellenállással és a papír TFT-vel. A mérés előtt ne felejtse el a tranzisztort teljesen kikapcsolni $V_{GS} = -3 \text{ V}$ feszültséggel és várni kb. **1 percet**. Ezután mérd meg V_{out} -ot, miközben V_{GS} -3 V -tól **0 V**-ig változik, és a V_{out} leolvadásokat mindig maximum 100 s stabilizációs idővel végezd. Írd be az értékeket az Answer Sheetbe. 0.5pt

D.2 Ábrázold a mért $V_{out}(V_{in})$ feszültség átviteli görbét, és rajzolj egy lazán illeszkedő görbét a mérési pontokra. 0.5pt